

STM SIGNAL TRANSFER SYSTEM

Patent Number: JP4138744
Publication date: 1992-05-13
Inventor(s): TSUNEYOSHI KAZUYUKI
Applicant(s): TOSHIBA CORP
Requested Patent: ☐ JP4138744
Application Number: JP19900261697 19900928
Priority Number(s):
IPC Classification: H04L12/66 ; H04L12/48
EC Classification:
Equivalents:

Abstract

PURPOSE:To attain the transfer of an STM signal via an ATM network by realizing a function processing a VC-n (virtual container frame) on an SDH (synchronizing digital hierarchy) line into a cell.
CONSTITUTION:A sender side is provided with a cell processing section 102 having a means detecting a virtual container frame on an STM signal network and generating a cell and a means allocating a prescribed sequence number to a cell corresponding to a head of the virtual container frame and adding a dummy pattern to information corresponding to an end of the virtual container frame. Moreover, a receiver side is provided with a de-cell processing section 103 having a means detecting a cell of a prescribed sequence number, discriminating whether or not the state is just after the connection setting and compensating fluctuation, a means detecting consecutive missing of cells, a means detecting a cell corresponding to the end of the virtual container frame and a means outputting the virtual container frame to the STM signal network.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-138744

⑤ Int.Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)5月13日

H 04 L 12/66
12/487830-5K H 04 L 11/20
7830-5KB
Z

審査請求 未請求 請求項の数 1 (全8頁)

⑭ 発明の名称 STM信号転送方式

⑮ 特 願 平2-261697

⑯ 出 願 平2(1990)9月28日

⑰ 発 明 者 恒 吉 和 幸 東京都日野市旭が丘3丁目1番地の1 株式会社東芝日野工場内

⑱ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑲ 代 理 人 弁 理 士 木 村 高 久

明 細 書

1. 発明の名称

STM信号転送方式

2. 特許請求の範囲

広帯域ISDNを介してSTM網の信号を転送するSTM信号転送方式において、

送信側には、

STM信号網上のバーチャルコンテナフレームを検出する手段と、

セルを生成する手段と、

シーケンス番号を生成する手段と、

前記バーチャルコンテナフレームの先頭に対応するセルには所定のシーケンス番号を割り当てる手段と、

前記バーチャルコンテナフレームの末尾に当たる情報にダミーパターンを付加する手段と

を具備したセル化部を設け、

受信側には、

前記所定のシーケンス番号のセルを検出する手

段と、

コネクション設定直後かどうかを判定する手段と、

揺らぎ補償のための手段と、

セルの連続欠落を検出する手段と、

バーチャルコンテナフレームの末尾に当たるセルを検出する手段と、

STM信号網上にバーチャルコンテナフレームを出力する手段と

を具備したデセル化部を設けたことを特徴とするSTM信号転送方式。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

この発明はATM(非同期伝送モード)網を用いてSDH網上のSTM(同期伝送モード)信号を転送するためのSTM信号転送方式に関する。

(従来の技術)

現在ISDN網(統合デジタルサービス網)が普及しつつあるが、次世代の通信網の形態とし

てATM技術を用いた網が検討されている。この次世代の網は広帯域ISDN網と呼ばれており、次に挙げる特徴を持っている。

- 1) 複数のメディアを1つの網で収容することが可能である
- 2) 帯域が可変である
- 3) 1つの呼が複数のベアラを持つことができる

現在広帯域ISDN網の内容を定めるべく勧告の作成作業が行われている最中である。広帯域ISDNが基本とするATM技術はセルと呼ばれる固定長のパケットを基本としている。セルのフォーマットはすでにCCITTにおいて定められており、ヘッダ部5バイト、データ部48バイトとなっている。

一方、既存のSTM回線はすでに稼働しており、一朝一夕にSTM網がこのATM網に置き換えられる事態を想定することは困難である。

したがって、ATM網が普及していく過程においてSTM網を収容する機能を持つことが必要で

ある。例えば、今後はCCITTで定められたSDH(同期デジタルハイアラーク)に従った高速なデジタル回線が企業網の中に浸透していくと考えられているが、まず、SDH回線網を設定しておき、当初はSTM網にこのSDH回線を用い、ATMの普及に応じてSDH回線をATM網に移行させていくといった発展シナリオを考えることができる。

このときには部分的にATM網化させていくことになり、ATM網との相互接続あるいはATM網をバックボーンとするSTM信号の転送が必要になる。

こういったATM網にSTM回線の信号を収容するための方式は、まだ、検討の端緒についたばかりであり、その具体的な方式は定まっていない。

(発明が解決しようとする課題)

上述のごとくいまだ定まっていない、ATM網をバックボーンとして、STM信号を転送するSTM信号転送方式を提案することを目的とする。

(発明の構成)

(課題を解決するための手段)

上記目的を達成するためこの発明では、広帯域ISDNを介してSTM網の信号を転送するSTM信号転送方式において、送信側には、STM信号網上のバーチャルコンテナフレームを検出する手段と、セルを生成する手段と、シーケンス番号を生成する手段と、前記バーチャルコンテナフレームの先頭に対応するセルには所定のシーケンス番号を割り当てる手段と、前記バーチャルコンテナフレームの末尾に当たる情報にダミーパターンを付加する手段とを具備したセル化部を設け、受信側には、前記所定のシーケンス番号のセルを検出する手段と、コネクション設定直後かどうかを判定する手段と、揺らぎ補償のための手段と、セルの連続欠落を検出する手段と、バーチャルコンテナフレームの末尾に当たるセルを検出する手段と、STM信号網上にバーチャルコンテナフレームを出力する手段とを具備したデセル化部を設けたことを特徴とする。

(作用)

STM信号网上的バーチャルコンテナフレーム(VC-nフレーム)を検出し、検出したVC-nフレームは、例えばCCITTタイプ1に準拠したセルを生成する機能によりセル化される。セル化の際に、シーケンス番号を生成し、VC-nの先頭に対応するセルには所定のシーケンス番号例えばシーケンス番号0を割り当て、VC-nの末尾に当たる情報にダミーパターンを付加する。上記手段により生成されたセルがATM回線を介して受信側へ転送される。

受信側では、受信したセルの中でシーケンス番号0のセルを検出する。シーケンス番号0のセルを検出した時点で、コネクション設定直後かどうかを判定し、設定直後であると判定した場合は、揺らぎ補償を行い、VC-nフレームの末尾に当たるセルを検出した場合は、セル中のダミーパターンを削除し、VC-nフレームを出力する。また、セルの連続欠落を検出した場合、再度、シーケンス番号0のセルに対して、揺らぎ補償を行う。

(実施例)

第1図はこの発明を用いたシステム構成の一実施例を示したものである。

送信側では、まず、STM回線終端部101によりSOH(セクションオーバーヘッド)を終端し、バスを検出する。STM回線終端部101が終端するバスを第5図に示す。第5図においてPOHはバスオーバーヘッドである。

STM回線終端部101で検出したバスはビット列としてセル化部102に入力する。STM回線終端部101とセル化部102との間のインタフェースは8ビットパラレルとする。また、セル化部102は、ビット列の中で、バスの先頭を示すフレーム信号がSTM回線終端部101から入力される。

バーチャルコンテナフレームVC-3を例にとれば、1フレーム長が765バイトであり、1回の転送で8ビット転送されるので、765回の転送に1回フレーム信号を生じることになる。

セル化部102では、システム立ち上げ時にフレーム信号が入力されるまで、信号を廃棄し続け

ブ205)。

なお、ステップ202でフレーム信号が立ち上がっていない場合には、8ビットの情報を廃棄する。

初期化処理裡が完了した後に、セルベイロード生成処理を開始する。

セルベイロード生成処理は、8ビットの情報をセル化部102の図示しないバッファに蓄積する。ここでバッファへの書き込みは連続した領域に行われ、自動的にバッファ内のポインタはインクリメントされるものとする。

セルベイロード生成処理により生成されるセルフォーマットの一例を第6図に示す。第6図において、GFCはジェネリックフローコントロール、VPIはバーチャルバス識別子、VCIはバーチャルコネクション識別子、HECはヘッダエラーチェック、SARHはセル分解/組立ヘッダである。また、第6図(a)は後述するダミーパターンを用いない場合、第6図(b)はダミーパターンを用いた場合を示す。

る。フレーム信号が入力されると同時に、それに対応する信号をセル化し始める。セル化部102での処理の流れを第2図に示す。

セル化部102ではATM回線終端部101からの情報をもとにセルベイロードを生成し、セルヘッダを付加し、伝送路上に出力する。セル化部102におけるセルベイロード生成処理の流れを第2図を用いて説明する。

セル化部102ではまず初期化処理を行う。初期化処理では8ビットの情報を検出する(ステップ201)と同時に、検出した時点でフレーム信号が立ち上がっているか判定する(ステップ202)。

フレーム信号が立ち上がっている場合には、8ビットの情報をセル化部102の図示しないバッファに蓄積し(ステップ203)、シーケンス番号(制御変数)に1を設定し、フレーム検出フラグ(制御変数)を1に設定し、蓄積量に1を設定した(ステップ204)後に、初期化処理を完了し、次の8ビットが入力されるのを待つ(ステッ

セルベイロード生成処理では、STM回線終端部101から8ビットの情報を入力し(ステップ207)、フレーム検出信号が立ち上がっているかを判定する(ステップ208)。

フレーム信号が立ち上がっている場合には、まず、バッファ中に残っている情報をセル化して出力する。

すなわち、47バイト未満のバッファ内の情報にダミーパターンを付加して47バイトとし、SARHとして、シーケンス番号及びその誤り訂正符号を付加し、セルベイロードを生成する(ステップ209)。SARHを構成するシーケンス番号及び誤り訂正符号は各々4ビットとし、SARHはバッファ中の情報の先頭に設定する。このようにして生成したセルベイロードに対して、セルヘッダを付加し、セルを生成した後に、セルを伝送路に出力する(ステップ210)。そして、セル出力後、シーケンス番号を更新する(ステップ211)。

シーケンス番号の更新は次の式に基づいて行う。

$seq' = seq \bmod 15 + 1 \dots (1)$
 ここで、 seq は現在のシーケンス番号であり、 seq' は新しいシーケンス番号である。

以上でバッファ中に残った情報をクリアすることができる。

バッファ中に残った情報をクリアした後に、新たなフレームの受信を行う。このようにフレームの先頭を検出する度に、47バイトに満たない情報もセル化することで、フレームの先頭に当たる信号は常にセルペイロード中の先頭位置を占めさせることができる。

新たなフレームに対するセル化処理として、ステップ211に引き続き、入力した8ビットをバッファに書き込み(ステップ212)、フレーム検出フラグを1にセットし、蓄積量に1を設定する(ステップ213)。

その後次の8ビットを待ち(ステップ214)、ステップ207からの処理を繰り返す。

ステップ208でフレーム信号が立ち上がっていない場合には、入力した8ビットをバッファに

書き込み、蓄積量に1を加算する(ステップ215)。

次に、バッファの蓄積量が47に達したか判定し(ステップ216)、蓄積量が47に達していない場合は、次の8ビットを待ち(ステップ217)、ステップ207からの処理を繰り返す。

バッファの蓄積量が47に達した場合は、フレーム検出フラグがセットされているかを判定する(ステップ218)。

ここで、フレーム検出フラグがセットされている場合は、SARHとしてシーケンス番号0及びシーケンス番号に対する誤り訂正符号を設定し、セルペイロードを生成する(ステップ219)。その後、このセルペイロードに対してセルヘッダを付加して出力する(ステップ220)。

このセル出力後、フレーム検出フラグを0リセットし、蓄積量を0クリアし(ステップ221)、次の8ビットを待ち(ステップ223)、ステップ207からの処理を繰り返す。

ステップ218でフレーム検出フラグがリセッ

トされている場合は、SARHとしてシーケンス番号及びその誤り訂正符号を設定し、セルペイロードを生成する(ステップ224)。そして、このセルペイロードに対しセルヘッダを付加し、セルを生成出力する(ステップ225)。

セル出力後、蓄積量を0クリアし、シーケンス番号の更新を行う(ステップ226)。シーケンス番号の更新は前述した式(1)に従う。

シーケンス番号の更新後、次の8ビットを待ち(ステップ227)、ステップ207からの処理を繰り返す。

次に受信側での動作を説明する。

受信側では、伝送路上から受信するセル流中のセルペイロードからVC-nのフレーム構造を復元し、STM回線終端部104に出力する。デセル化部103とSTM回線終端部104との間のインタフェースも、セル化部102とSTM回線終端部101との間のインタフェースと同様に、8ビットパラレルの信号線とフレーム信号とから構成される。

デセル化部103での処理はセル受信処理と、セルペイロード分解処理とから構成される。

セル受信処理は初期化処理も含んでおり、まず、この処理が起動され、この受信処理がセルペイロード分解処理を起動する形をとる。セル受信処理とセルペイロード分解処理との間はキューにより結合され、セル受信処理がセルペイロードをキューに書き込み、セルペイロード分解処理が読み出す。

第3図を用いて、セル受信処理の概要を説明する。

セル受信処理は、立ち上げ時、あるいは、同期はずれを起こした場合に初期化処理を行う。初期化処理では、受信したセルのセルヘッダのチェックを行い(ステップ301)、誤りを検出した場合、このセルを廃棄し(ステップ302)、次のセルを待ち(ステップ303)、ステップ301からの処理を繰り返す、誤りがない場合には、セルペイロードを検出し、セルペイロードの1バイト目に設定されているSARHすなわちシーケン

ス番号4ビット及びその誤り訂正符号4ビットを検出する(ステップ304)。

続いて、誤り訂正符号を用いて誤り訂正が可能であるか判定を行い(ステップ305)、訂正不能であれば、セルを廃棄し(ステップ302)、次のセルを待ち(ステップ303)、ステップ301からの処理を繰り返す。訂正可能である場合はセルベイロードを受信し、シーケンス番号が0であるか判定する(ステップ306)。ここで、シーケンス番号が0でない場合には、セルを廃棄し(ステップ302)、次のセルを待ち(ステップ303)、ステップ301からの処理を繰り返す。また、シーケンス番号が0の場合には、セルベイロードをキューに書き込み、タイマを設定し(ステップ307)、次のセルを待つ(ステップ308)。この段階で初期化処理を終了し、定常的なセル受信処理を行う。

定常的なセル受信処理では、ステップ308に引き続き、セルを受信する度に、セルヘッダのチェックを行い(309)、誤りが存在すればセル

を廃棄し(ステップ)、ステップ308からの処理を繰り返す。セルヘッダに誤りがなければ、セルベイロード中のシーケンス番号に誤りが存在するかをチェックする(ステップ311)。ここで、シーケンス番号に誤りが存在すれば、セルベイロードを廃棄し(ステップ310)、ステップ308からの処理を繰り返す。また、シーケンス番号に誤りが存在しなければ、セルベイロードをキューに書き込み(ステップ312)、ステップ308からの処理を繰り返す。

続いて、第4図を用いてセルベイロード分解処理の説明を行う。

セルベイロード分解処理はデセル化部103が初期化処理において起動したタイマのタイムアウトにより起動される。セルベイロード分解処理は起動された後に、キューの先頭からセルベイロードを読み出し(ステップ401)、セルベイロードの先頭から2バイト目に当たる8ビットを出力するとともにフレーム検出信号をセットする(ステップ402)。

フレーム検出信号出力後、シフト変数に2を、出力バイト数に1を設定し、予測シーケンス番号(制御変数)に1を設定し(ステップ403)、次の出力タイミングを待つ(ステップ404)。そして、次の出力タイミングになった時点で、フレーム検出信号がセットされていれば、フレーム検出信号をリセットし、セルベイロード中で先頭からシフト変数の内容分シフトしたところに位置する1バイトの情報をSTM終端部104に出力する(ステップ405)。

1バイトの情報の出力後、出力バイト数を1加算し(ステップ406)、出力バイト数が1フレーム長に等しいか判定する(ステップ407)。

出力バイト数が1フレーム長に等しい場合は、キュー中の次のセルベイロードを検出し、シーケンス番号が0に等しいかチェックする(ステップ408)。ここで等しい場合には、次の出力タイミングを待つ(ステップ409)。次の出力のタイミングになると、セルベイロード中の2バイト目に位置する1バイトの情報をSTM回線終端部

104に出力し(ステップ410)、シフト変数に2を、出力バイト数に1を設定し、ステップ404からの処理を繰り返す。

ステップ408の判定によりシーケンス番号が0に等しくないときは、検出できないセルの連続欠落を生じたものとみなし、セル受信処理を初期化処理からやり直すことで、デセル化処理を再立ち上げる(ステップ411)。

ステップ407の判定により出力バイト数がフレーム長と異なると判定された場合は、シフト変数の値が47に等しいか判定する(ステップ412)。ここでシフト変数の値が47に等しい場合は、キュー中の次のセルベイロードを読み出し(ステップ413)、セルベイロード中のシーケンス番号が予測シーケンス番号に一致するか判定する(ステップ414)。一致する場合には、シフト変数に1を設定し、予測シーケンス番号を更新し(ステップ415)、ステップ404からの処理を繰り返す、予測シーケンス番号の更新は送信側で用いた式(1)を用いて行う。

セルベイロード中のシーケンス番号が予測シーケンス番号とは異なる場合には、セルベイロード中のシーケンス番号がウィンドウ内か判定する(ステップ416)。セルベイロード中のシーケンス番号がウィンドウ内かの判定は予測シーケンス番号を先頭とする7個のシーケンス番号の中に含まれているかによって判定する。例えば、予測シーケンス番号が12であったとすると、受信したセルベイロード中のシーケンス番号が12、13、14、15、1、2、3のいずれかである場合にはウィンドウ内とみなし、それ以外であれば、ウィンドウ外とみなす。

ウィンドウ内とみなした場合には、予測シーケンス番号に対応するセルが欠落したものとみなし、読み出したセルベイロードをキューの先頭に戻し、固定パターンを欠落したセルの代わりのセルベイロードとして用いる(ステップ417)。さらに、シフト変数の値を1に設定し、予測シーケンス番号の更新を行い(ステップ415)、ステップ404からの処理を繰り返す。

ステップ416の判定によりウィンドウ外と判断された場合は、そのセルは網内の遅延時間の増加により所定のタイミングに間に合わなかったものとして、セルベイロードを廃棄し(ステップ419)、ステップ413からの処理を繰り返す。

ステップ412の判定によりシフト変数が47と等しくないと判定された場合は、シフト変数に1加算し(ステップ418)、ステップ404からの処理を繰り返す。

なお、上記実施例においてはV.C-nの先頭に対応するセルにシーケンス番号0を割り当てたが、シーケンス番号0以外の所定のシーケンス番号を割り当てても同様に構成することができる。

〔発明の効果〕

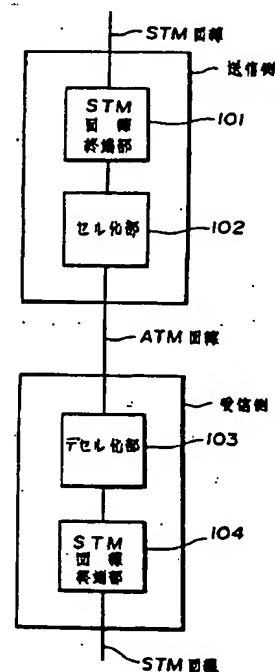
以上説明したようにこの発明によれば、SDH回線上のV.C-nフレームをセル化する機能を実現することにより、ATM網を介して、STM信号を転送を行うことが可能になるという利点を有する。

4. 図面の簡単な説明

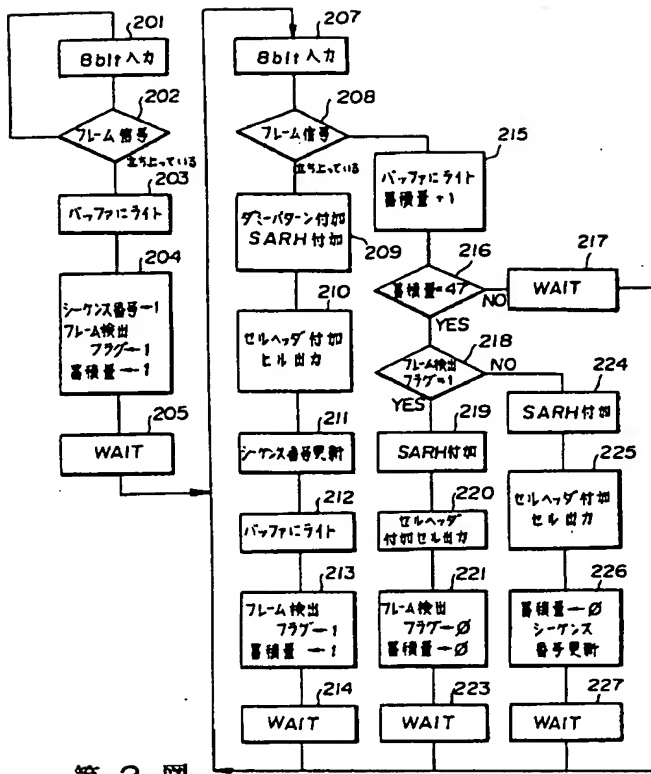
第1図はこの発明の一実施例を示すシステム構成図、第2図はこの実施例のセル化処理部における処理の流れを示すフローチャート、第3図はこの実施例のデセル化処理部におけるセル受信処理の流れを示すフローチャート、第4図はこの実施例のデセル化処理部におけるセルベイロード分解処理の流れを示すフローチャート、第5図はこの実施例の終端するバスの一例を示す図、第6図はこの実施例のデセル化処理部が生成するセルフォーマットである。

101…STM回線終端部、102…セル化部、
103…デセル化部、104…STM回線終端部

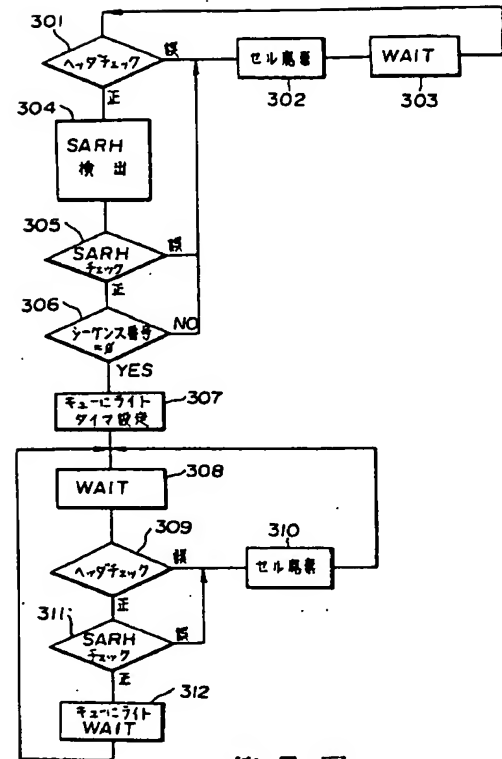
代理人弁理士 木村高久



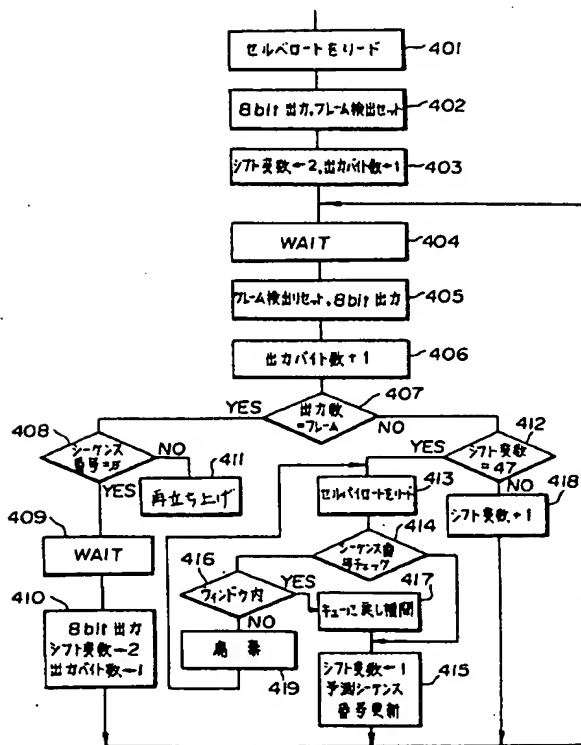
第1図



第 2 図

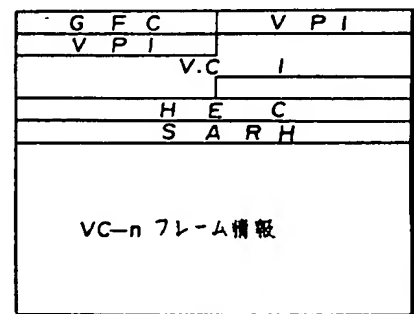


第 3 図

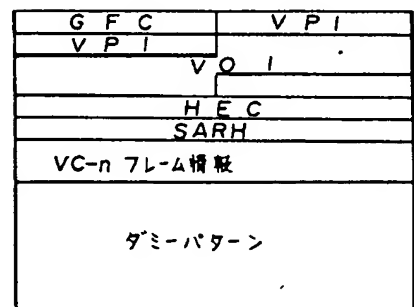


第 4 図

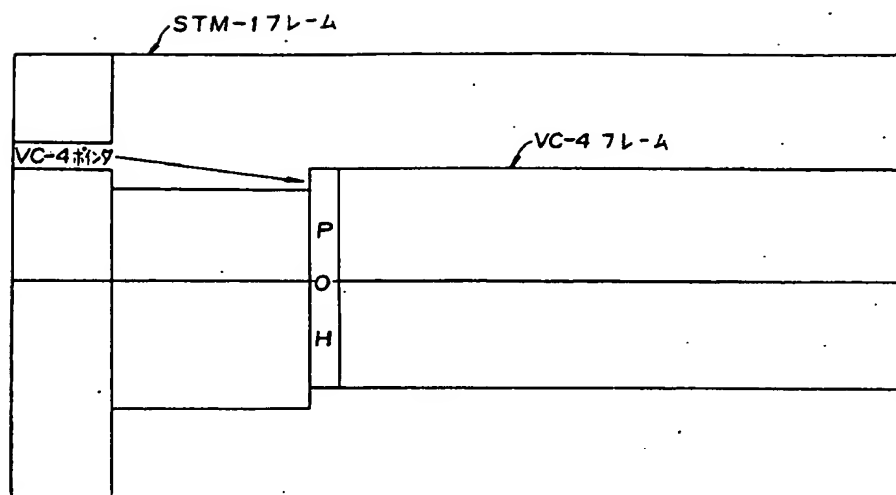
(a)



(b)



第 6 図



第 5 図